

Michał KOWALEWSKI, Zbigniew CZAJAPOLITECHNIKA GDAŃSKA, WYDZIAŁ ELEKTRONIKI, TELEKOMUNIKACJI I INFORMATYKI, KATEDRA METROLOGII I OPTOELEKTRONIKI,
ul. G. Narutowicza 11/12, 80-233 Gdańsk**Diagnostyka analogowych filtrów wielosekcyjnych oparta na klasyfikatorach neuronowych z dwucentrowymi funkcjami bazowymi****Dr inż. Michał KOWALEWSKI**

W 2001 roku ukończył studia na Wydziale Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej. Stopień doktora uzyskał w 2010 roku. Jest adiunktem w Katedrze Metrologii i Optoelektroniki. Autor lub współautor ponad 30 publikacji. Zainteresowania naukowe: diagnostyka analogowych układów elektronicznych, sieci neuronowe, spektroskopia impedancyjna.



e-mail: mickowal@pg.gda.pl

Dr hab. inż. Zbigniew CZAJA

Ukończył Wydział Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej w 1995 roku. Stopień doktora uzyskał w 2001 roku, a stopień doktora habilitowanego w 2014 roku. Jest adiunktem w Katedrze Metrologii i Optoelektroniki. Autor lub współautor ponad 60 publikacji z zakresu diagnostyki elektronicznej. Główne zainteresowania dotyczą diagnostyki analogowych układów elektronicznych, w szczególności będących składowymi wbudowanych mieszanych-sygnałowo systemów elektronicznych.



e-mail: zbczaja@pg.gda.pl

Streszczenie

Przedmiotem artykułu jest zastosowanie klasyfikatora z dwucentrowymi funkcjami bazowymi do lokalizacji uszkodzeń w wielosekcyjnych torach analogowych elektronicznych systemów wbudowanych sterowanych mikrokontrolerem. Przedstawiono szczegółowo procedury pomiarowej oraz metody detekcji i lokalizacji uszkodzeń toru analogowego z wykorzystaniem klasyfikatora DB zaimplementowanego w postaci algorytmicznej w kodzie programu mikrokontrolera. Omówiono konstrukcję klasyfikatora DB oraz metodę wyznaczania jego parametrów na przykładzie wielosekcyjnego toru analogowego złożonego z trzech filtrów dolnoprzepustowych 2-go rzędu o strukturze Sallena-Keya.

Słowa kluczowe: klasyfikatory neuronowe, mikrokontrolery, układy analogowe.

Fault diagnosis of analog multi-stage filters based on two-center basis function neural classifiers**Abstract**

The aim of the paper is usage of a classifier with Two-Center Basis Functions for localization of faults in multi-stage filters implemented in electronic embedded systems controlled with microcontrollers. The main idea of self-testing approach is development of a BIST with a set of analog switches located between individual stages of a tested filter. Thanks to multiplexers used in general purpose input/output lines in microcontrollers, a single line can be the output of an excitation signal (eg. a square impulse) or the input of a measured signal applied to an analog-to-digital converter through the analog multiplexer. Details of the measurement procedure as well methods of detection and localization of faults in analog circuits with use of the TCBF classifier implemented in the microcontroller program code are discussed. The construction and a method of obtaining parameters of the TCBF classifier on an exemplary filter consisting of three 2nd order low-pass filters based on the Sallen-Key topology are presented.

Keywords: neural classifiers, microcontrollers, analog circuits.

1. Wstęp

Obecnie coraz więcej czujników jest realizowanych w postaci czujników inteligentnych (smart sensors) pozwalających między innymi na tworzenie przewodowych, czy bezprzewodowych sieci telemetrycznych. Podstawowym elementem takich układów jest jednostka kontrolna, która steruje pomiarem, przetwarza dane pomiarowe, dokonuje ich akwizycji i zapewnia komunikację między pozostałymi czujnikami w sieci. Buduje się ją na bazie mikrokontrolerów, procesorów sygnałowych, a także układów programowalnych, np. układów FPGA.

Pomiar, czyli uzyskiwanie informacji o środowisku pracy czujników, jak też sterowanych obiektach, gdy czujnik jest częścią większego urządzenia sterującego, uzyskiwana jest w wielu

przypadkach, za pomocą sensorów analogowych - układów z wyjściem analogowym. Sygnały analogowe, zanim staną się danymi cyfrowymi, kondycjonowane są w pomiarowych torach analogowych. Proces ten polega na wstępnej filtracji i wzmocnieniu sygnałów tak, aby dopasować je do zakresu pracy przetworników A/C.

Ważnym parametrem urządzeń elektronicznych jest ich niezawodność. Np. w inteligentnych czujnikach w tym celu implementuje się metody testowania, a właściwie samotestowania ich poszczególnych bloków jak i oprogramowania. Specyficznymi blokami inteligentnych czujników, jakie ostały się w erze układów cyfrowych, są tory analogowe. Ze względu na specyfikę układów analogowych (konieczność analizy sygnałów ciągłych, zależność funkcji układowych od struktury i wartości elementów układów, czy występowanie tolerancji elementów) testowanie ich jest procesem złożonym, przez co nadal trudnym i kosztownym.

Na potrzeby samotestowania torów analogowych elektronicznych systemów wbudowanych, do których należą inteligentne czujniki, opracowano wiele metod, między innymi opisanych w [1-4]. Są to metody słownikowe z testowaniem strukturalnym, należące do grupy metod z symulacją przedtestową, a także do grupy metod z nadmiarowością układową opartych na testerach BIST (Built-In Self-Tester). Są to także metody wejściowo-wyjściowe, gdyż dostęp do węzłów wewnętrznych układów pełniących funkcję torów analogowych jest utrudniony lub wręcz niemożliwy.

Ważnym problemem w tych metodach jest maskowanie uszkodzeń spowodowane rozrzutami tolerancyjnymi elementów nieuszkodzonych. Rozwiązuje się go między innymi przez stosowanie klasyfikatorów opartych na sztucznych sieciach neuronowych, np. na klasyfikatorach z Dwucentrowymi funkcjami Bazowymi (DB) [5,6], które cechują się prostotą aplikacyjną i wysoką odpornością na tolerancje elementów.

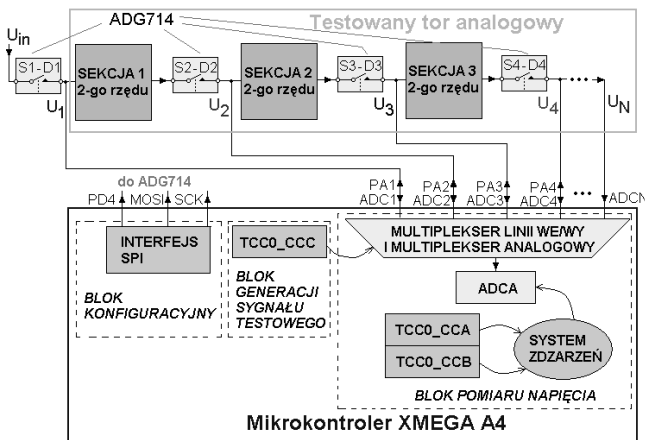
W artykule proponujemy nowe podejście do samotestowania torów analogowych polegające na rozszerzeniu opracowanych metod [1-4] na diagnostykę torów analogowych zrealizowanych w postaci filtrów wyższego rzędu składających się z wielu sekcji filtrów niższego rzędu, np. 2-go. Procedura samotestowania składa się z dwóch części: pomiarowej realizowanej przez mikrokontroler sterujący i zarazem będący częścią testera BIST i diagnostycznej bazującej na w/w klasyfikatorze.

2. Procedura pomiarowa

Główną ideą podejścia samotestowania jest rozbudowa testera BIST zaproponowanego w [4] tylko o zestaw kluczy analogowych, czyli umieszczenie ich między poszczególnymi sekcjami filtra (rys. 1). Dla przykładu, użyto układ ADG714 [7] zawierający w sobie osiem dwukierunkowych kluczy analogowych od S1-D1 do S8-D8 sterowanych za pomocą interfejsu SPI. Rozwiązanie takie, co prawda zwiększające nadmiarowość układową testera BIST, pozwala na wyizolowywanie wybranej sekcji filtra na czas

testowania. Zastosowanie układu ADG714 nie wpływa na funkcjonalność systemu, gdyż może on być podłączony do interfejsu SPI wspólnie z innymi układami wyposażonymi w ten interfejs.

Dalsze zwiększanie nadmiarowości testera BIST wynikające z faktu, iż każda wyizolowana sekcja musi być niezależnie pobudzana przez impuls prostokątny a jej odpowiedź czasowa próbowana przez przetwornik A/C, jak w [1], nie było konieczne. Wynika to z jednej z zalet mikrokontrolerów jaką jest konfigurowalność ich linii we/wy. Dzięki multiplexerom linii we/wy dana linia, w naszym przypadku linii dwukierunkowego portu A wybranego przez autorów mikrokontrolera ATXmega32A4 [8] (rys. 1), raz może być wyjściem, na którym generowany jest testujący impuls pobudzający, a drugi raz wejściem dołączonym do wybranego kanału przetwornika A/C za pomocą multiplexera analogowego (rys. 1).

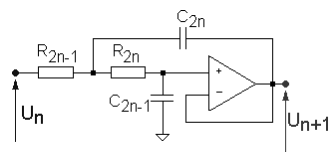


Rys. 1. Przykład mikrosystemu elektronicznego pracującego w trybie samo-testowania wielosekcyjnego toru analogowego

Fig. 1. Example of the microelectronic microsystem operating in the self-testing mode of a multi-section analog circuit

Dzięki takiemu rozwiązaniu testowanie danej sekcji może być oparte na metodzie [1], której algorytm pomiarowy dla mikrokontrolera ATXmega32A4 zaproponowano w [9]. Oczywiście, ten algorytm wymaga uzupełnień i modyfikacji związanych ze sterowaniem multiplexerami i kluczami analogowymi (rys. 3).

Metodę samotestowania zilustrowano na przykładzie filtra 6-go rzędu składającego się z $N = 3$ sekcji dolnoprzepustowych filtrów 2-go rzędu o topologii Sallena-Keya (rys. 2).

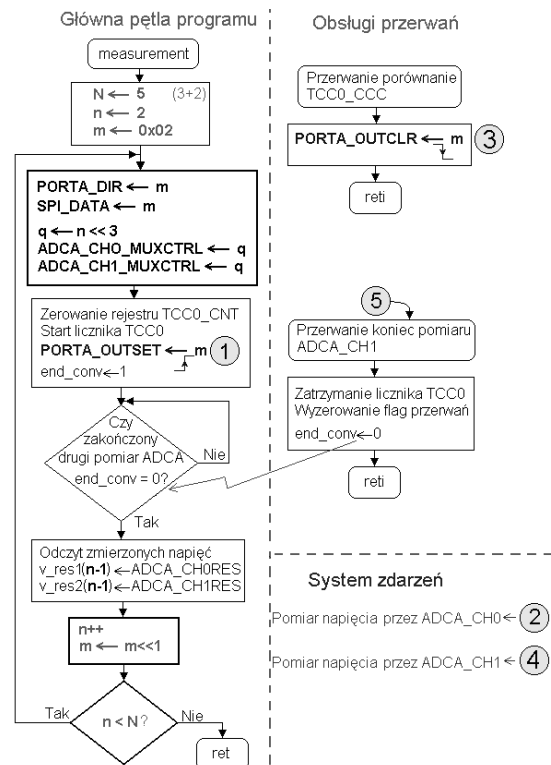


Rys. 2. Schemat ideowy n-tej sekcji badanego toru analogowego, gdzie: sekcja 1: $R_1 = R_2 = 10 \text{ k}\Omega$, $C_1 = 15,33 \text{ nF}$, $C_2 = 16,5 \text{ nF}$, sekcja 2: $R_3 = R_4 = 10 \text{ k}\Omega$, $C_3 = 11 \text{ nF}$, $C_4 = 22,5 \text{ nF}$, sekcja 3: $R_5 = R_6 = 10 \text{ k}\Omega$, $C_5 = 4,3 \text{ nF}$, $C_6 = 62 \text{ nF}$

Fig. 2. Schematic diagram of the n -th section of the tested circuit, where: 1st section: $R_1 = R_2 = 10 \text{ k}\Omega$, $C_1 = 15,33 \text{ nF}$, $C_2 = 16,5 \text{ nF}$, 2nd section: $R_3 = R_4 = 10 \text{ k}\Omega$, $C_3 = 11 \text{ nF}$, $C_4 = 22,5 \text{ nF}$, 3rd section: $R_5 = R_6 = 10 \text{ k}\Omega$, $C_5 = 4,3 \text{ nF}$, $C_6 = 62 \text{ nF}$.

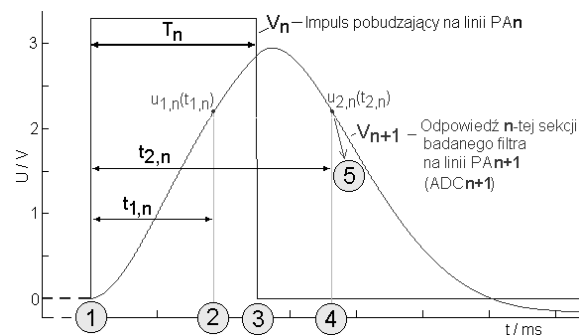
Na rys. 3 pogrubionymi tekstem i liniami pokazano nowe zmienne jak i dodane detale algorytmu pomiarowego względem algorytmu z [9]. Łatwe zaadaptowanie algorytmu [9] na potrzeby testera BIST dla filtra wielosekcyjnego było możliwe dzięki zaleceniom mikrokontrolera ATXmega32A4, czyli rozszerzonej względem innych mikrokontrolerów listy rejestrów służących do obsługi portów. Są to między innymi rejestry służące do wystawiania stanu wysokiego (np. rejestr PORTA_OUTSET) lub niskiego (np. PORTA_OUTCLR) na wybranych liniach portów.

W trybie samo-testowania dla każdej badanej sekcji filtra w pierwszym kroku konfigurowany jest tester BIST. Np. dla sekcji 1 ($n = 2$ - na rys. 3) poprzez wpis do rejestru kierunku portu A linia PA1 jest wyjściem, a pozostałe wejściami (linia PA0 jest wejściem napięcia referencyjnego). Wprowadzenie danej $m = 0x02$ do rejestru danych interfejsu SPI uruchamia transmisję, czyli wysłanie tej danej do układu ADG714, co skutkuje rozwarciem wszystkich kluczów analogowych z wyjątkiem klucza S2-D2. Następnie, konfigurujemy kanały CH0 i CH1 przetwornika ADCA do pracy na wejściu ADC2.



Rys. 3. Sieć działań algorytmu pomiarowego dla filtrów wielosekcyjnych

Fig. 3. Flowchart of the measurement algorithm for multi-section filters



Rys. 4. Przebieg czasowy procedury pomiarowej realizowanej dla n -tej sekcji badanego filtra

Fig. 4. Timing of the measurement procedure executed for the n -th section of the tested filter

Po konfiguracji układu BIST, następuje jego uruchomienie. Na linii PA1 rozpoczyna się generacja impulsu prostokątnego (krok (1) na rys. 3 i 4). Odmierzenie czasu t_1 przez licznik TCC0 wyzwała pierwszy pomiar napięcia przetwornikiem ADCA (krok (2)), odmierzenie czasu T_1 wyzwała przerwanie, w obsłudze którego kończony jest impuls prostokątny (krok (3)), a odmierzenie czasu t_2 wyzwała drugi pomiar napięcia przetwornikiem ADCA (krok (4)). Zakończenie ostatniego pomiaru przetwornikiem ADCA generuje przerwanie (krok (5)). Obsługa jego kończy cykl pomiarowy dla wybranej sekcji.

Na zakończenie następuje inkrementacja zmiennej n i rotacja o jeden w lewo zmiennej m w celu konfiguracji układu BIST do obsługi kolejnej sekcji filtra.

3. Procedura diagnostyczna

Diagnostyka toru analogowego realizowana jest kilkuetapowo.

W pierwszym kroku wykonywany jest test całego filtra wielosekcyjnego (klucz S1 - D1 rozarty, pozostałe klucze zwarte). Na wejście U_1 doprowadzany jest impuls prostokątny, a na wyjściu U_N mierzone są dwie próbki odpowiedzi $u_N(t_1)$ i $u_N(t_2)$. Ocena sprawności filtra polega na określeniu, czy mierzone wartości napięć mieszczą się w zakresie wynikającym z rozrzutu tolerancyjnego elementów R i C.

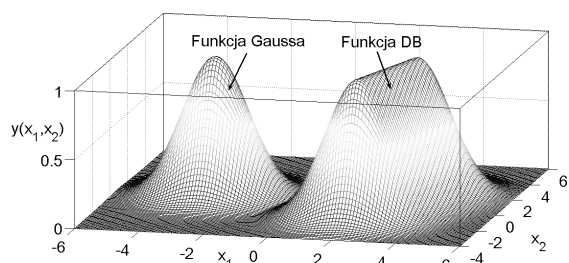
Jeśli wynik testu w pierwszym etapie wskazuje na uszkodzenie całego układu wówczas wykonywany jest drugi etap mający na celu wykrycie uszkodzonej sekcji. Dla sekcji n -tej konfigurowane są klucze analogowe i multiplexery w bloku pomiarowym mikrokontrolera w celu doprowadzenia impulsu prostokątnego na wejście U_n oraz zmierzeniu próbek odpowiedzi $u_{1,n+1}(t_{1,n+1})$ i $u_{2,n+1}(t_{2,n+1})$ na wyjściu U_{n+1} . Ocena sprawności sekcji realizowana jest analogicznie jak w pierwszym etapie.

Jeśli z przeprowadzonych w drugim etapie pomiarów wynika, iż przynajmniej jedna sekcja jest uszkodzona, wówczas realizowany jest trzeci etap lokalizacji uszkodzonych elementów.

4. Lokalizacja uszkodzeń

Lokalizacja uszkodzeń realizowana jest niezależnie dla każdej uszkodzonej sekcji z wykorzystaniem klasyfikatora neuronowego z dwucentrowymi funkcjami bazowymi (klasyfikatora DB). W algorytmie przewidziano możliwość wykrycia pojedynczego uszkodzenia parametrycznego elementów R i C oraz uszkodzenia wielokrotnego, w którym więcej niż jeden element (bliżej nieokreślony) wykroczy poza zakres tolerancji. Ze względu na konstrukcję klasyfikatora możliwe jest również przeprowadzenie zgrubnej identyfikacji wartości uszkodzenia.

Podstawową jednostką przetwarzania danych w klasyfikatorze jest funkcja DB, która odwzorowuje otoczenie odcinka łączącego punkty w przestrzeni pomiarowej [10]. Poziom aktywacji funkcji DB maleje wraz z oddalaniem się od tego odcinka, podobnie jak w przypadku funkcji Gaussa stosowanej w radialnej sieci neuronowej. W przeciwieństwie do funkcji DB funkcja Gaussa odwzorowuje jednak otoczenie punktu w przestrzeni pomiarowej i jej zakres oddziaływania jest ograniczony. Przykładowe kształty obu funkcji dla argumentów x_1 i x_2 pokazano na rys. 5.



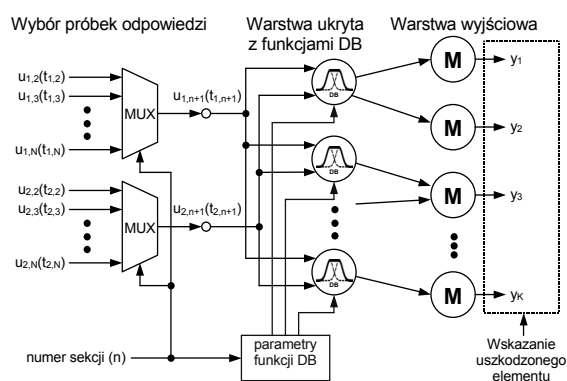
Rys. 5. Obszary aktywacji funkcji Gaussa i funkcji DB
Fig. 5. Activation regions of Gauss and DB functions

Prowadzone badania z zastosowaniem obu rodzajów funkcji bazowych w klasyfikatorach neuronowym do lokalizacji uszkodzeń parametrycznych jednoznacznie wskazały na przewagę funkcji DB [10]. Wynika to z lepszego dopasowania tych funkcji do kształtu rozproszonych krzywych identyfikacyjnych, za pomocą których modelowane są uszkodzenia parametryczne. Istotną rolę odgrywa tutaj dobranie optymalnych wartości parametrów klasyfikatora DB w celu ograniczenia nieprawidłowych wyników diagnozy do minimum.

5. Konstrukcja klasyfikatora DB

Opracowano klasyfikator z funkcjami DB pozwalający na lokalizację pojedynczych uszkodzeń elementów R i C w wielosekcyjnym filtrze analogowym. Klasyfikator zrealizowany może być w postaci algorytmicznej w kodzie programu mikrokontrolera.

Parametry klasyfikatora uzależnione są od topologii diagnozowanego układu oraz wartości jego elementów, przy czym najistotniejszym czynnikiem wpływającym na strukturę klasyfikatora jest topologia układu. W przypadku toru analogowego złożonego z kilku sekcji o identycznej topologii uzyskamy dla każdej z nich jednakowo liczną rodzinę krzywych identyfikacyjnych o kształtach uzależnionych od wartości elementów w każdej sekcji. Lokalizacja uszkodzenia takiego układu realizowana jest kolejno dla każdej sekcji z zastosowaniem jednego klasyfikatora DB operującego na zbiorze parametrów właściwych dla danej sekcji (rys. 6).



Rys. 6. Architektura klasyfikatora DB do lokalizacji uszkodzeń w wielosekcyjnym torze analogowym
Fig. 6. Architecture of the DB classifier for localization of faults in a multisection analog path

Próbki $u_{1,n+1}(t_{1,n+1})$ i $u_{2,n+1}(t_{2,n+1})$ stanowią argumenty wszystkich funkcji DB klasyfikatora. Parametry funkcji DB (współrzędne centrów i parametry skalujące) wybierane są na podstawie numeru n diagnozowanej sekcji. Funkcje DB przyporządkowywane są krzywym lokalizacyjnym na podstawie algorytmu opisanego w [5]. Liczba funkcji DB uzależniona jest od kształtu krzywych. Do odwzorowania krzywej zbliżonej do linii prostej wystarczy jedna funkcja, której obszar aktywacji obejmuje ją całą. W przeciwnym wypadku pojedyncza funkcja DB odwzorowuje jedynie fragment krzywej i konieczne jest zwiększenie ich liczby w celu uzyskania pełnego odwzorowania krzywej.

W kolejnym etapie obliczone wartości funkcji DB stanowią argumenty operatorów M (maksimum), których zadaniem jest przyporządkowanie funkcji DB do poszczególnych krzywych. Z każdym elementem R i C w sekcji n związany jest jeden operator M . Jego działanie można interpretować jako rozszerzenie obszaru aktywacji pojedynczej funkcji DB.

Porównanie wartości wyjściowych y_1, \dots, y_K klasyfikatora pozwala na lokalizację uszkodzenia pojedynczego lub detekcję uszkodzenia wielokrotnego. W pierwszym przypadku największa wartość wyjściowa wskazuje uszkodzony element w sekcji.

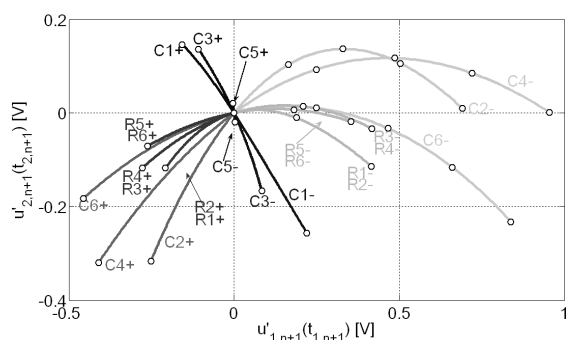
Parametry funkcji DB dobierane są na etapie poprzedzającym testowanie na drodze symulacji toru analogowego. Dla wszystkich sekcji wyznaczane są krzywe lokalizacyjne elementów R i C, na podstawie których dobierane są współrzędne centrów funkcji DB. Następnie tworzone są rozproszone krzywe lokalizacyjne dla założonych tolerancji elementów nieuszkodzonych. Na podstawie stopnia rozproszenia krzywych w otoczeniu centrów wyznacza się wartości parametrów skalujących korzystając z analizy statystycznej.

6. Implementacja klasyfikatora

Przeprowadzono symulacje uszkodzeń elementów R i C dla opisanego wcześniej filtra wielosekcyjnego 6-go rzędu. Rozpatrzono występowanie uszkodzeń parametrycznych w zakresie $\pm 50\%$ wartości nominalnych. Dla każdej sekcji zastosowano pobudzenie w postaci impulsu prostokątnego o czasie trwania T_n maksymalizującego odległości sygnowane przez uszkodzenia w przestrzeni pomiarowej o współrzędnych $u_{1,n+1}(t_{1,n+1})$ i $u_{2,n+1}(t_{2,n+1})$. Uzyskano wartości: $T_1 = 0,35$ ms, $T_2 = 0,6$ ms, $T_3 = 2$ ms.

Następnie wyznaczono rodziny krzywych lokalizacyjnych dla każdej sekcji (rys. 7). Chwile próbkowania wybrano w ten sposób, aby uzyskać zbliżony kształt każdej rodziny. Uzyskano następujące wartości: $t_{1,1} = 0,17$ ms, $t_{1,2} = 0,52$ ms, $t_{2,1} = 0,3$ ms, $t_{2,2} = 0,75$ ms, $t_{3,1} = 1$ ms, $t_{3,2} = 2,4$ ms.

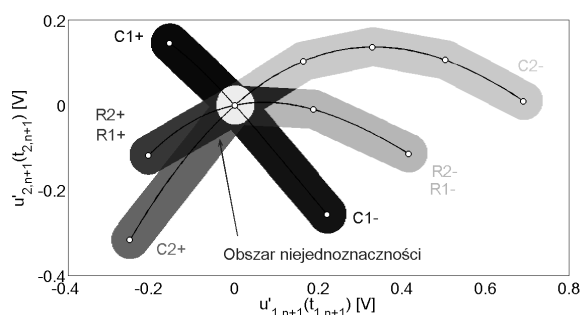
Dokonano transformacji oryginalnej przestrzeni pomiarowej w celu umiejscowienia punktów przecięcia krzywych (nominalnych) w początku układu współrzędnych. Nowa przestrzeń ma współrzędne $u'_{1,n+1}(t_{1,n+1})$ i $u'_{2,n+1}(t_{2,n+1})$.



Rys. 7. Rodziny krzywych identyfikacyjnych filtra wielosekcyjnego, z zaznaczeniem centrów funkcji DB

Fig. 7. Families of identification curves with marked centers of the DB functions

W kolejnym etapie wyznaczono centra funkcji DB. W tym celu wykorzystano algorytm [5], który przeprowadza interpolację krzywych lokalizacyjnych za pomocą odcinków. Końce odcinków stanowią centra funkcji DB. Przyjmując maksymalną odległość między dowolną krzywą, a odcinkiem interpolującym równą 0,2 uzyskano zbiór 21 punktów. Posłużyły one do utworzenia klasyfikatora zawierającego wstępnie 13 funkcji DB. Ze względu na występowanie w słowniku grup uszkodzeń ekwiwalentnych np. R3- i R4- zredukowano nadmiarową liczbę funkcji DB do 10. Położenie centrów funkcji DB pokazano na rys. 7.



Rys. 8. Obszary aktywacji funkcji DB klasyfikatora w przypadku pierwszej sekcji filtra wielosekcyjnego

Fig. 8. Activation regions of the DB functions of the classifier for the first section of the multisection filter

Przedostatni etap implementacji klasyfikatora polegał na wyznaczeniu parametrów skalujących funkcji DB. W tym celu przyjęto tolerancje elementów R i C równe 1% i przeprowadzono serię symulacji Monte Carlo. Z uwagi na niewielkie różnice w stopniu rozproszenia punktów pomiarowych wokół centrów zdecydowano

się na przyjęcie stałej wartości parametru skalującego dla wszystkich funkcji DB. Pozwoliło to na znaczne uproszczenie algorytmu obliczeniowego. Na rys. 8 pokazano obszary aktywacji funkcji DB klasyfikatora dla pierwszej sekcji oraz zaznaczono przykładowe punkty pomiarowe w przypadku uszkodzenia pojedynczego „R1-” oraz uszkodzenia wielokrotnego. Rozróżnienie między uszkodzeniem pojedynczym a wielokrotnym dokonywane jest przez porównanie wartości wyjściowych klasyfikatora z wartością progową 1 ($0 < 1 < 1$). Dla uszkodzenia „R1-” tylko na jednym wyjściu y_k klasyfikatora pojawia się wartość większa od 1. W przypadku uszkodzenia wielokrotnego żaden element na wyjściu klasyfikatora nie przekracza wartości progowej.

Ostatni etap implementacji klasyfikatora polega na zakodowaniu parametrów funkcji DB w postaci zmiennych całkowitych i zapisaniu ich wraz z algorytmem klasyfikatora w pamięci mikrokontrolera.

7. Wnioski

Przedstawiona metoda diagnostyki torów analogowych elektronicznych systemów wbudowanych dedykowana jest do detekcji i lokalizacji uszkodzeń filtrów wielosekcyjnych. Diagnostyka realizowana jest w kilku etapach, począwszy od detekcji uszkodzenia całego filtra, poprzez detekcję uszkodzeń poszczególnych sekcji, a kończąc na lokalizacji uszkodzeń pojedynczych i detekcji uszkodzeń wielokrotnych w sekcjach. W ostatnim etapie wykorzystywany jest klasyfikator neuronowy DB dopasowany do diagnostyki filtrów wielosekcyjnych. Złożoność obliczeniowa klasyfikatora jest niewielka, a jego parametry wyznaczone są na etapie przedtestowym, stąd możliwa jest implementacja zaproponowanego algorytmu diagnostycznego nawet w prostych 8-bitowych mikrokontrolerach.

8. Literatura

- [1] Czaja Z.: A diagnosis method of analog parts of mixed-signal systems controlled by microcontrollers, *Measurement*, vol. 40, pp. 158-170, 2007.
- [2] Czaja Z.: A method of fault diagnosis of analog parts of electronic embedded systems with tolerances, *Measurement*, vol. 42, pp. 903-915, 2009.
- [3] Czaja Z.: Self-testing of analog parts terminated by ADCs based on multiple sampling of time responses, *IEEE Transaction on Instrumentation and Measurement*, vol. 62, pp. 3160-3167, 2013.
- [4] Czaja Z., Bartosiński B.: Using an IEEE1149.1 test bus for fault diagnosis of analog parts of electronic embedded systems, *Proc. of 19th IMEKO TC4 Symposium, Barcelona, Spain*, pp. 6-11, 2013.
- [5] Czaja Z., Kowalewski M., Zielonko R.: Wykorzystanie klasyfikatora z dwucentrowymi funkcjami bazowymi do diagnostyki uszkodzeń części analogowych elektronicznych systemów wbudowanych, *Przegląd Elektrotechniczny (Electrical Review)*, vol. 87, s. 184-187, 2011.
- [6] Czaja Z., Kowalewski M.: Usage of two-center basis function neural classifiers in compact smart resistive sensors, *Proc. of the XX IMEKO World Congress, Busan, Korea*, CD-ROM, 6 pages, 2012.
- [7] Analog Devices Inc., CMOS, Low Voltage Serially Controlled, Octal SPST Switches ADG714/ADG715, PDF file available from: www.analog.com, 2002.
- [8] Atmel Corporation, Atmel AVR XMEGA AU Manual, PDF file available from: www.atmel.com, 2012.
- [9] Czaja Z.: Realizacja samo-testowania części analogowych elektronicznych systemów wbudowanych z wykorzystaniem mikrokontrolerów rodziny XMEGA A, *Pomiary Automatyka Kontrola*, vol. 59, s. 368-371, 2013.
- [10] Kowalewski M., Zielonko R.: A New Two-Center Ellipsoidal Basis Function Neural Network for Fault Diagnosis of Analog Electronic Circuits, *Proc. of the 2nd Int. Conf. on Information Technology, Gdansk, Poland*, pp. 143-146, 2010.

otrzymano / received: 25.06.2014

przyjęto do druku / accepted: 01.08.2014

artykuł recenzowany / revised paper