

Zbigniew CZAJA, Dariusz ZAŁĘSKI

POLITECHNIKA GDAŃSKA, WYDZIAŁ ELEKTRONIKI, TELEKOMUNIKACJI I INFORMATYKI,
KATEDRA OPTOELEKTRONIKI I SYSTEMÓW ELEKTRONICZNYCH

Wykorzystanie logiki rozmytej do diagnostyki uszkodzeń części analogowych w elektronicznych systemach wbudowanych

Dr inż. Zbigniew CZAJA

Ukończył Wydział Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej w 1995 roku. Stopień doktora uzyskał w 2001 roku. Jest adiunktem w Katedrze Optoelektroniki i Systemów Elektronicznych. Autor lub współautor ok. 35 publikacji z zakresu diagnostyki elektronicznej. Główne zainteresowania dotyczą diagnostyki analogowych układów elektronicznych, w szczególności będących składowymi wbudowanych mieszanych-sygnałowo systemów elektronicznych.



e-mail: zbczaja@pg.gda.pl

Mgr inż. Dariusz ZAŁĘSKI

Dyplom magistra inżyniera na Wydziale Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej uzyskał w 2004 roku. Po ukończeniu studiów podjął studia doktoranckie na Wydziale ETI w Katedrze Optoelektroniki i Systemów Elektronicznych. Jego zainteresowania naukowe obejmują diagnostykę układów analogowych z wykorzystaniem logiki rozmytej oraz sygnałów o projektowanych kształtach. Jego dorobek publikacyjny stanowi 5 publikacji.



e-mail: dzaleski@eti.pg.gda.pl

Streszczenie

W pracy przedstawiono nowe podejście zastosowania modelowania rozmytego do diagnostyki uszkodzeń części analogowej elektronicznych systemów wbudowanych mieszanych sygnałowo przy wykorzystaniu środków programowych i sprzętowych mikrokontrolera sterującego systemem. Zaprezentowano sposób tworzenia słownika uszkodzeń, najważniejsze parametry rozmytych modeli detekcji i lokalizacji uszkodzeń oraz opis działania programowego procesora logiki rozmytej.

Słowa kluczowe: diagnostyka uszkodzeń, BIST, logika rozmyta, mikrokontrolery, elektroniczne systemy wbudowane

Application of fuzzy logic to fault diagnosis of analog parts in electronic embedded systems

Abstract

This paper presents employing the fuzzy modeling for faults diagnostic in analog parts of electronic mixed-signal embedded systems utilizing soft- and hardware resources of microcontrollers that control these systems. The article introduces additionally the way of creating the fault dictionary, characterizes main parameters of fuzzy faults detection and localisation models and describes the manner of operating on the fuzzy soft decision processor.

Keywords: fault diagnosis, BIST, fuzzy logic, microcontrollers, electronic embedded systems

1. Wprowadzenie

Ostatnio obserwuje się szybki rozwój i wzrost zastosowań elektronicznych systemów wbudowanych (embedded systems), które charakteryzuje wbudowana jednostka inteligentna dostępna softwarowo najczęściej w postaci mikrokontrolera sterującego. Dominują systemy wbudowane mieszane sygnałowo, bowiem informacje pozyskiwane są najczęściej za pomocą czujników analogowych. Sygnały analogowe są przenoszone i kondycjonowane w torach analogowych, natomiast przetwarzanie A/C i obróbka danych realizowana jest w części cyfrowej.

Część analogowa systemu wbudowanego musi pracować poprawnie, ponieważ błędny sygnał pomiarowy może spowodować niepoprawną decyzję jednostki sterującej, co w skrajnych przypadkach może doprowadzić do uszkodzenia urządzenia sterowanego przez system.

Zatem konieczne jest testowanie i samodiagnostyka uszkodzeń części analogowej systemu. Najlepszym rozwiązaniem jest

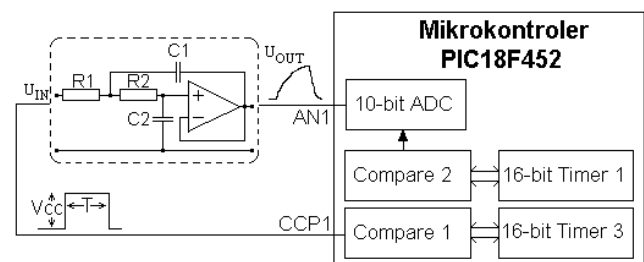
wykorzystanie w tym celu własnych środków sprzętowych i programowych mikrokontrolera sterującego systemem wbudowanym. Stąd opracowano nowe podejście samotestowania toru analogowego takiego systemu bazujące na metodzie detekcji i lokalizacji pojedynczych uszkodzeń parametrycznych części analogowej opartej na krzywych identyfikacyjnych [1, 2] oraz na modelowaniu rozmytym [3, 4].

Procedura pomiarowa metody diagnostycznej wykorzystana jest do wydobycia informacji o stanie testowanego obiektu (pobudzenie układu badanego i pomiary jego odpowiedzi). Logikę rozmytą zastosowano do tworzenia słownika uszkodzeń oraz do detekcji i lokalizacji uszkodzeń, co pozwala na redukcję rozmiaru słownika, a także na prostą i szybką diagnostykę części analogowej przy uwzględnieniu tolerancji elementów nieuszkodzonych.

2. Procedura pomiarowa

Zastosowana tu metoda diagnostyczna [2] do pomiaru badanego układu korzysta wyłącznie z urządzeń peryferyjnych zawartych w mikrokontrolerze (rys. 1):

- układ badany pobudzany jest impulsem prostokątnym o programowanym czasie trwania generowanym przez moduł Compare 1 współpracujący z licznikiem Timer 3,
- pomiary K próbek u_1, u_2, \dots, u_K napięcia odpowiedzi czasowej układu badanego na ten impuls dokonywane są przez wewnętrzny przetwornik A/C wyzwalany przez moduł Compare 2 połączony z licznikiem Timer 1 w ściśle określonych momentach t_1, t_2, \dots, t_K .



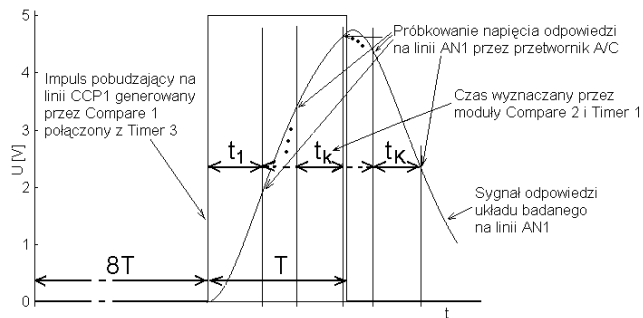
Rys. 1. Elektroniczny system wbudowany z testowanym torem analogowym, gdzie $R_1 = R_2 = 10\text{k}\Omega$, $C_1 = 560\text{pF}$, $C_2 = 1\text{.nF}$.

Fig. 1. The electronic embedded system with the tested analog part, where $R_1 = R_2 = 10\text{k}\Omega$, $C_1 = 560\text{pF}$, $C_2 = 1\text{.nF}$.

Czyli na czas samotestowania systemu z urządzeń peryferyjnych mikrokontrolera konfigurowany jest układ BIST.

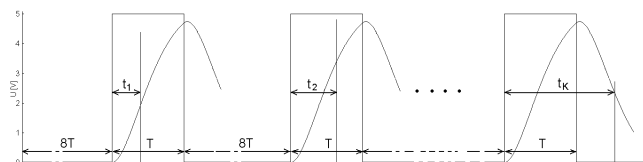
Poza tym czasem mikrokontroler i jego peryferia realizują zadania wyznaczone przez program sterujący systemem wbudowanym. Stąd zdecydowanie redukujemy liczbę elementów układu BIST, które musiałyby być dodane do systemu.

Na rys. 2 pokazano przebieg czasowy ilustrujący ideę pomiaru K próbek napięcia odpowiedzi układu badanego [5]. Impuls pobudzający generowany jest na wyjściu CCP1 (pin RC2 mikrokontrolera [6]). Jego czas trwania zdeterminowany jest przez zawartość rejestrów modułu Compare 1 i prędkość zliczania licznika Timer 3. Moduły Compare 2 i licznik Timer 1 odpowiedzialne są za odmierzanie czasu t_k i wyzwalenie przetwornika A/C, który próbuje napięcie na wejściu AN1 (pin RA1).



Rys. 2. Przebieg czasowy procedury pomiarowej
Fig. 2. The timing of the measurement procedure

W rzeczywistości przetwornik A/C posiada długi czas akwizycji, stąd procedura pomiarowa została podzielona na K części (rys. 3). W każdej części po czasie około $8T$, gdzie T – czas trwania impulsu pobudzającego, następuje pobudzenie układu impulsem prostokątnym i próbkowanie napięcia u_k w momencie t_k wyznaczonym względem początku impulsu pobudzającego. Rozwiązanie to, mimo iż wydłuża procedurę pomiarową, ma zaletę. Każda część jest realizowana przez tę samą funkcję. Zatem wywoływana jest ona K razy z różnym czasem t_k , co zdecydowanie upraszcza i redukuje kod całej procedury pomiarowej.



Rys. 3. Przebieg czasowy procedury pomiarowej pomiaru K próbek napięcia
Fig. 3. The timing of the measurement procedure for K voltage samples

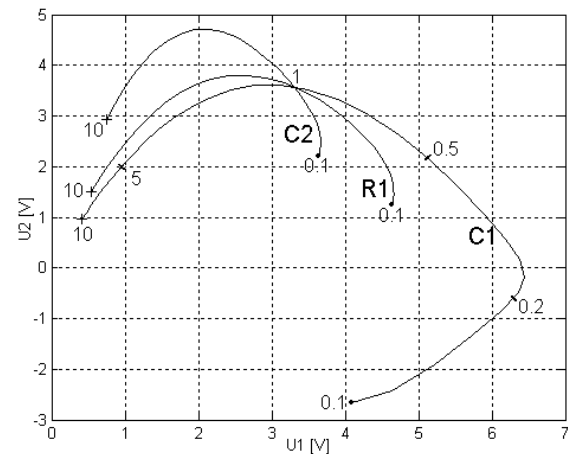
W wyniku działania procedury pomiarowej uzyskujemy rezultat w postaci punktu pomiarowego P_m o współrzędnych $(u_1, u_2, u_k, \dots, u_k)$. Wraz ze słownikiem uszkodzeń stanowią one dane wejściowe dla procedury detekcji i lokalizacji uszkodzeń bazującej na logice rozmytej.

3. Słownik uszkodzeń

Słownik uszkodzeń tworzony jest w etapie przedtestowym podczas projektowania systemu wbudowanego na drodze symulacji testowanego układu analogowego.

Bazuje on na następującej idei przedstawionej w [2]. Przyjmując, iż pierwsza próbka napięcia u_1 mierzona w momencie t_1 jest pierwszą współrzędną, druga próbka u_2 mierzona w chwili t_2 drugą, itd. uzyskujemy przestrzeń K -wymiarową opisującą stan układu badanego. Zmieniając wartość p_i i -tego elementu układu, gdzie $i = 1, 2, \dots, I$, I – liczba elementów układu, w zakresie od 0,1 do 10 $p_{i, nom}$ ($p_{i, nom}$ – wartość nominalna i -tego elementu) przy pozostałych elementach

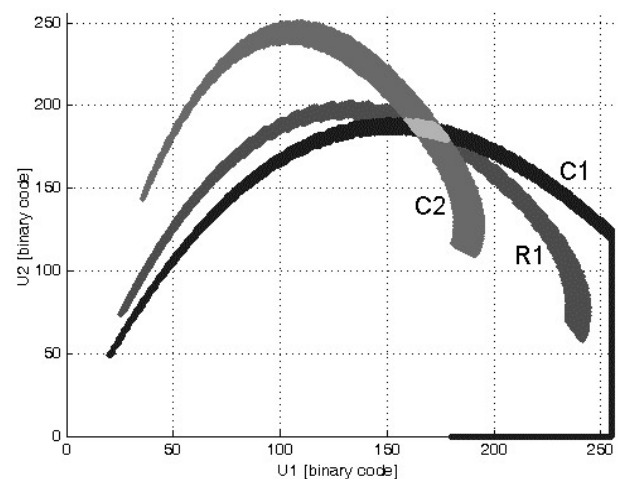
posiadających wartości nominalne i symulując odpowiedź układu na tę zmianę wykreślamy i -tą krzywą identyfikacyjną w tej przestrzeni. Wykonując tę czynność I razy uzyskujemy rodzinę krzywych identyfikacyjnych układu badanego. Na rys. 4 pokazano rodzinę krzywych układu badanego dla $K=2$ (metoda 2-D).



Rys. 4. Mapa krzywych identyfikacyjnych układu (rys. 1) dla metody 2D ($K=2$) dla $t_1 = 14.8\mu s$ i $t_2 = 33.6\mu s$.

Fig. 4. Map of identification curves for the circuit (Fig. 1) for the 2-D method ($K=2$) for $t_1 = 14.8\mu s$ and $t_2 = 33.6\mu s$.

W praktyce wszystkie elementy posiadają tolerancje. Zatem uwzględniając tolerancje elementów nieuszkodzonych krzywe identyfikacyjne rozmywają się tworząc pasy lokalizacyjne (rys. 5). Na rys. 5 wykreślono rodzinę pasów lokalizacyjnych metodą Monte Carlo przy uwzględnieniu 1% tolerancji rezystancji i 5% tolerancji pojemności. Ponadto zakres zmian odpowiedzi układu ograniczono do przedziału napięć mierzonych przez wewnętrzny przetwornik A/C mikrokontrolera (od 0V do $V_{CC} = 5V$). Natomiast wartości napięć podano w postaci kodu binarnego zgodnego z wynikiem konwersji zawartym w rejestrze danych przetwornika A/C (ustawione justowanie w lewo). Dzięki czemu wyniki konwersji mogą być bezpośrednio porównywane ze słownikiem uszkodzeń.



Rys. 5. Rodzina pasów lokalizacyjnych testowanego toru analogowego (rys. 1)
Fig. 5. The family of localisation belts of the tested analog part (Fig. 1)

Słownik uszkodzeń zawiera zwięzłe w formie informacje, które jednoznacznie określają położenie funkcji przynależności wejścia i wyjścia dla każdego rozmytego modelu lokalizacji oraz modelu detekcji uszkodzeń.

Na podstawie badań symulacyjnych założono, że rozmyty model lokalizacji uszkodzeń elementu, który jest utworzony na podstawie sześciu punktów leżących na pasie lokalizacyjnym tego

elementu, interpoluje ten pas przy zachowaniu zadowalającej dokładności. Zatem każdy z modeli lokalizacji uszkodzeń posiada sześć funkcji przynależności wejścia, tyleż samo reguł oraz cztery singletony wyjścia. Liczbę singletonów zredukowano o dwa w odniesieniu do liczby funkcji przynależności wejścia dzięki odpowiedniemu rozmieszczeniu punktów podparcia tych modeli. Opis rozmytego modelu uszkodzeń dla pojedynczego elementu wymaga tylko 11 bajtów pamięci.

Natomiast rozmyty model detekcji uszkodzeń charakteryzuje się jedną funkcją przynależności wejścia, dwoma singletonami funkcji przynależności wyjścia oraz bazą dwuregulową. Opis modelu zajmuje 3 bajty pamięci mikrokontrolera.

Tab. 1. Parametry słownika uszkodzeń.
Tab. 1. The fault dictionary parameters.

Element	Liczba reguł i f-cji przynależności wejścia	Liczba f-cji przynależności wyjścia	Rozmiar w bajtach
C_1	6/6	4	10
C_2	6/6	4	10
R_1	6/6	4	10
detek.	2/1	2	3
Całkowity rozmiar słownika uszkodzeń:			33

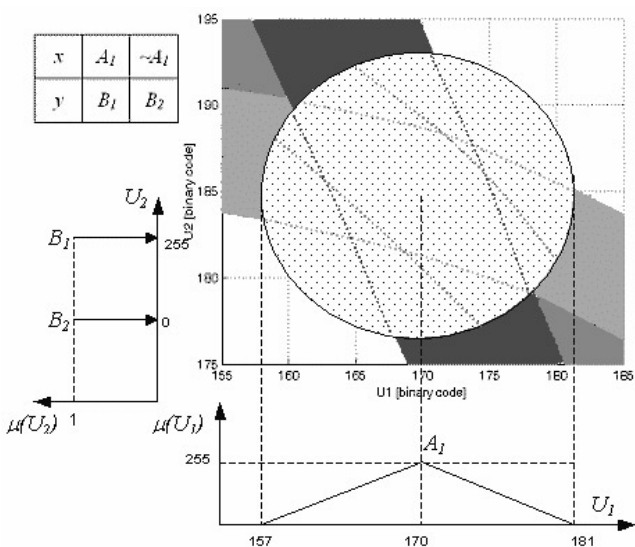
Parametry słownika uszkodzeń wraz z wymaganych rozmiarem pamięci przedstawione są zbiorczo w Tab. 1. Główną zaletą zastosowanego podejścia jest niewielki rozmiar słownika – jedynie 33 bajty.

3.1. Rozmyty model detekcji uszkodzeń

Rozmyty model detekcji uszkodzeń (rys. 6) jest układem typu SISO. Dla uproszczenia założono, iż obszar nominalny będący wspólnym obszarem wszystkich pasów lokalizacyjnych zawarty jest w „kole nominalnym” C_{nom} o promieniu r_{nom} i środku w punkcie $P_c=(u_{cx}, u_{cy})$:

$$C_{nom} = \left\{ (u_1, u_2) : (u_1 - u_{cx})^2 + (u_2 - u_{cy})^2 \leq r_{nom}^2 \right\} \quad (1)$$

Rzut koła na oś odciętych U_1 daje nośnik jedyne go zbioru rozmytego funkcji przynależności wejścia. Punkt będący środkiem koła rzutowany na tę oś tworzy jądro zbioru rozmytego A_1 .



Rys. 6. Rozmyty model detekcji uszkodzeń.
Fig. 6. The fuzzy model of faults detection.

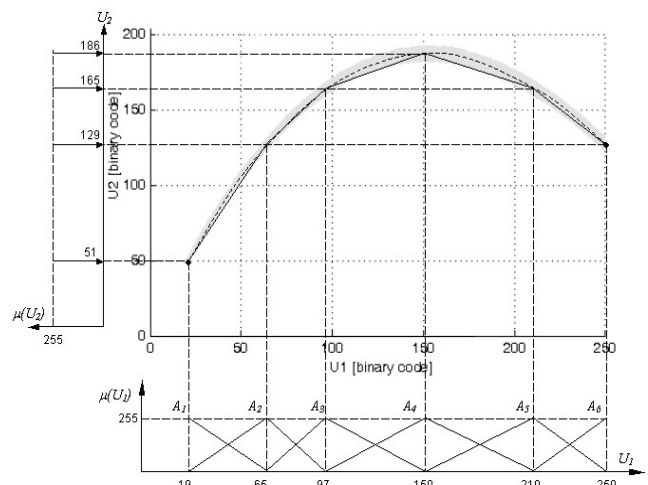
Model detekcji posiada dwa singletony funkcji przynależności wyjścia oraz dwie reguły. Pierwsza z reguł określa wyjście rozmytego modelu na 255 (singleton B_1) dla wartości podanej na

wejście będącej jądrem zbioru A_1 . Singleton B_2 przypisany jest natomiast do drugiej reguły modelu, która to jest zaprzeczeniem reguły pierwszej. Oznacza to, że liczba uzyskiwana na wyjściu rozmytego modelu detekcji uszkodzeń będzie malała do zera przy oddalaniu się punktu pomiarowego od środka koła nominalnego.

Dokładność detekcji uszkodzeń może być modyfikowana poprzez zmianę średnicy koła nominalnego lub zmianę poziomu, powyżej którego wartość odpowiedzi rozmytego modelu detekcji uszkodzeń będzie uznawana za określającą stan braku uszkodzeń w testowanym układzie.

3.2. Rozmyty model lokalizacji uszkodzeń

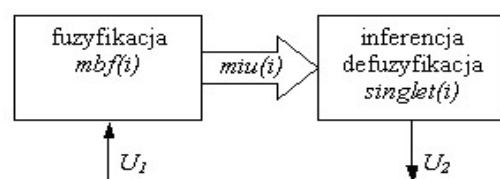
Rozmyty model lokalizacji uszkodzeń elementu C_1 ukazany jest na rys. 7. Wszystkie rozmyte modele lokalizacji są układami typu SISO i posiadają sześć funkcji przynależności wejścia (zbiory $A_1 \div A_6$) oraz taką samą liczbę reguł. Ponieważ krzywe identyfikacyjne przedstawiają wykres pewnej funkcji, która nie jest różnowartościowa, możliwe jest takie rozmieszczenie co najmniej jednej pary punktów leżących na krzywej, dla których wartość napięcia u_2 pozostaje taka sama przy różnych wartości napięcia u_1 . Fakt ten wykorzystano przy rozmieszczaniu punktów podparcia modelu redukując liczbę singletonów funkcji przynależności wyjścia o dwa.



Rys. 7. Rozmyty model lokalizacji uszkodzeń elementu C_1 .
Fig. 7. The fuzzy model of faults localisation for C_1 element.

3.3. Programowy układ logiki rozmytej

Rozmyty model detekcji oraz modele lokalizacji uszkodzeń uruchamiane są przez programowy procesor logiki rozmytej (rys. 8), którego kod źródłowy napisano w języku ANSI C. Układ dysponuje 8-bitową rozdzielczością, trójkątnymi funkcjami przynależności. Funkcje przynależności wyjścia są w postaci singletonów, zaś jako mechanizm defuzyfikacji zastosowano metodę wysokości.



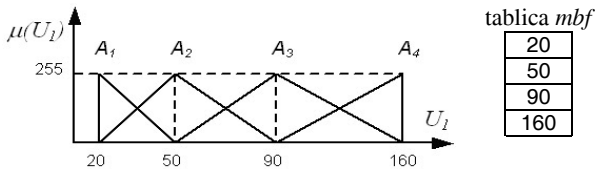
Rys. 8. Uproszczony schemat blokowy programowego układu logiki rozmytej.
Fig. 8. Simplified block diagram of fuzzy software decision processor.

Algorytm realizujący programowy procesor logiki rozmytej korzysta z minimalnej liczby zmiennych bajtowych (typu *unsigned char*), przy czym wszystkie one dostępne są za

pośrednictwem wskaźników. Najistotniejsze zmienne globalne o charakterze tablicowym to:

- *mbf* – zawiera opis funkcji przynależności wejścia,
- *singleton* – określa singletony funkcji przynależności wyjścia,
- *miu* – zawiera stopień przynależności danej wartości wejściowej do funkcji przynależności wejścia modelu.

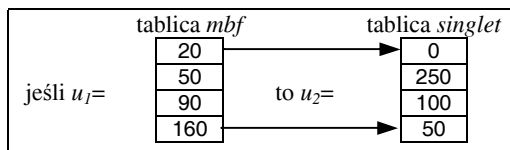
Każda z tablic składa się z sześciu elementów, co wynika z liczby funkcji przynależności wejścia rozmytych modeli lokalizacji uszkodzeń.



Rys. 9. Sposób opisu w tablicy *mbf* przykładowych funkcji przynależności.
Fig. 9. The manner of exemplary membership function description.

Sposób opisu funkcji przynależności w tablicy *mbf* ilustruje rys. 9. Pierwsze dwie liczby tablicy *mbf* określają prawą trójkątną funkcję przynależności A_1 , dwie ostatnie lewą trójkątną funkcję przynależności A_4 , zaś trzy pierwsze i trzy ostatnie tworzą trójkątne funkcje przynależności A_2 i A_3 .

Prezentowany układ logiki rozmytej nie przechowuje reguł w oddzielnej zmiennej lecz w tablicy *singleton*. Odpowiednie rozmieszczenie singletonów względem wartości tablicy *mbf* odzwierciedla reguły modelu (rys.10).



Rys. 10. Sposób opisu reguł modelu rozmytego za pomocą zmiennej *singleton*.
Fig. 10. The description of fuzzy model rules with *singleton* variable.

Wartości tablicy *miu* obliczane są podczas procedury rozmywania wejściowej wartości ostrej. Zastosowana 8-bitowa rozdzielczość pociąga za sobą konieczność przeskalowania przedziału [0; 1] liczb rzeczywistych będący przedziałem zmian stopnia przynależności danego elementu do określonego zbioru rozmytego, na przedział [0; 255] liczb całkowitych.

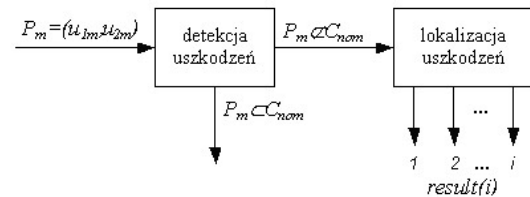
Obliczenie wartości ostrej na wyjściu każdego modelu rozmytego przebiega w trzech krokach. Najpierw tablice *miu* i *singleton* są mnożone po elementach. Elementy uzyskanej tablicy są sumowane a następnie dzielone przez sumę elementów tablicy *miu*. Przyjęty sposób wyznaczania wyjściowej wartości ostrej modelu rozmytego odpowiada defuzyfikacji metodą wysokości (singletonów).

4. Detekcja i lokalizacja uszkodzeń

Procedura diagnostyczna odbywa się w dwóch etapach (rys. 11). Najpierw dokonywana jest detekcja uszkodzeń, która polega na sprawdzeniu czy punkt pomiarowy P_m o współrzędnych (u_{1m}, u_{2m}) znajduje się wewnątrz koła nominalnego C_{nom} . Jeśli wynik sprawdzenia jest pozytywny, to procedura diagnostyczna kończy działanie, bowiem żaden z elementów testowanego układu nie jest uszkodzony.

Jeśli natomiast punkt pomiarowy P_m znajduje się poza kołem nominalnym C_{nom} , to dokonywana jest lokalizacja uszkodzeń, w ramach której uruchamiane są kolejne rozmyte modele lokalizacji uszkodzeń. Przyjęto, że wyjście każdego rozmytego modelu lokalizacji uszkodzeń może przyjąć dwie wartości: jedynkę, jeśli

punkt pomiarowy P_m leży na pasie lokalizacyjnym danego elementu lub w bliskim jego otoczeniu, bądź zero w sytuacji, gdy punkt pomiarowy leży poza pasem lokalizacyjnym.



Rys. 11. Przebieg procedury diagnostycznej dla i testowanych elementów.
Fig. 11. The manner of exemplary membership function description.

Wartości wyjściowe modeli przechowywane są w zmiennej tablicowej *result*. W celu sformułowania ostatecznej informacji określającej stan diagnozowanego układu, wartości tablicy *result* są sumowane. Wynik sumy równy zero oznacza, że wszystkie elementy są uszkodzone, bo punkt pomiarowy P_m leży poza pasami lokalizacyjnymi. Jeśli suma elementów tablicy *result* jest równa jeden, to znaczy, że uszkodzony jest dokładnie jeden element, dla którego odpowiedź rozmytego modelu lokalizacji uszkodzeń jest niezerowa. Gdy natomiast wartość sumy jest większa od jedności, to oznacza to, iż uszkodzenie reprezentowane jest przez klaster (grupę) elementów.

5. Wnioski

W artykule zaprezentowano nowe podejście wykorzystujące modelowanie rozmyte do diagnostyki uszkodzeń w układach analogowych uwzględniające tolerancje ich elementów składowych. Przyjęte podejście pozwala na znaczne zmniejszenie rozmiarów słownika uszkodzeń dzięki niewielkiej ilości informacji jaka jest potrzebna do opisanie pasów lokalizacyjnych poszczególnych elementów.

Na potrzeby metody opracowano programowy procesor logiki rozmytej, który na podstawie wyniku pomiarowego oraz danych zawartych w słowniku uszkodzeń dokonuje detekcji i lokalizacji pojedynczych uszkodzeń parametrycznych w testowanym torze analogowym systemu wbudowanego. Kod wynikowy procesora jest zwarty i zajmuje około 600 bajtów pamięci programu i co najwyżej 32 bajty pamięci danych. Duża szybkość działania procedury diagnostycznej umożliwi okresowe monitorowanie diagnozowanego toru analogowego.

6. Literatura

- [1] Czaja Z.: About fault diagnosis methods of analog electronic circuits based on the time response to a square impulse and identification curves in multidimensional spaces. Proc. of Join Inter. IMEKO TC1 + TC-7 Symposium, Germany, Ilmenau, 2005, in CD-ROM.
- [2] Czaja Z.: A diagnosis method of analog parts of mixed-signal systems controlled by microcontrollers, Measurement, Vol. 40, Issue 2, February, 2007, pp. 158-170.
- [3] Piegat A.: Modelowanie i sterowanie rozmyte, Akademicka Oficyna Wydawnicza Exit, Warszawa 1999.
- [4] Czaja Z., Załęski D.: Diagnostyka części analogowej elektronicznych systemów wbudowanych z zastosowaniem modelowania rozmytego, Zeszyty Naukowe Wydziału ETI Politechniki Gdańskiej, Nr 4, Seria: Technologie Informacyjne, Gdańsk 2006, s. 23-30.
- [5] Czaja Z.: A fault diagnosis method for analog parts of embedded systems based on time response and identification curves in the 3-D space, Proc. of 14th International Symposium IMEKO TC-4, Gdynia/Jurata, Poland, 2005, vol. 2, pp. 381-386.
- [6] Microchip: PIC18FXX2 Data Sheet, Plik PDF, www.microchip.com.

Artykuł recenzowany