

Wojciech TOCZEK
POLITECHNIKA GDAŃSKA

Wyznaczanie miar jakości testu z zastosowaniem probabilistycznego modelu pomiaru

Dr inż. Wojciech TOCZEK

Ukończył studia i uzyskał stopień doktora na Wydziale Elektroniki, Telekomunikacji i Informatyki Politechniki Gdańskiej. Zainteresowania naukowe: metrologia, diagnostyka elektroniczna, modelowanie i symulacja systemów elektronicznych. Współautor 9 opracowań naukowych i konstrukcyjnych zastosowanych w przemyśle oraz 3 patentów. Autor monografii Strategie testowania i diagnostyki analogowych układów elektronicznych oraz ponad 70 publikacji w czasopiśmie i materiałach konferencyjnych.



e-mail: toczek@eti.pg.gda.pl

Streszczenie

Zaproponowano szybką analityczną metodę wyznaczania miar jakości testu na etapie jego projektowania. Metoda bazuje na dwóch modelach probabilistycznych – modelu pomiaru oraz modelu odpowiedzi układu testowanego na pobudzenie sygnałem testującym. Podano przykład wyznaczenia straty uzysku spowodowanej niepewnością progu komparatora w układzie testującym wyrób elektroniczny.

Słowa kluczowe: miary jakości testu, probabilistyczny model pomiaru.

Estimation of test metrics using a probabilistic model for measurement processes

Abstract

In the paper a rapid model-based method of estimating indicators of test quality at the test design stage is considered. The test metrics such as yield coverage (1), yield loss (2), defect level (3) etc. are calculated with a precision of ppm (parts per million). The novelty of the approach is use for calculations a probabilistic model of the test (9), adapted from a general probabilistic model of the measurement process proposed by Rossi [2], together with a probabilistic model of the circuit under test (CUT) performances (10). It is assumed that the CUT performances follow a generalized Rayleigh distribution (Fig. 1), derived by the author [3]. An example is included to illustrate the calculation of yield loss as a function of the comparator threshold (Fig. 2) in the tester of the electronic CUT. The results are positively verified by the Monte Carlo method. A large population of instances is rapidly generated (Tab. 1) from the probabilistic model of the CUT. These data are used to compute test metrics.

Keywords: test metrics, probabilistic model of measurement process.

1. Wprowadzenie

Współcześnie normą dla wyrobów elektronicznych są niskie ceny oraz lata niezawodnego działania z minimalnym kosztem eksploatacji. Aby produkty elektroniczne spełniały te kryteria, musi być zapewniona wysoka jakość procedur testowania produkcyjnego. Jakość testów powinna być oszacowana już na etapie ich projektowania. Wyznaczenie miar jakości testu z dokładnością na poziomie ppm wymaga znajomości odpowiednich prawdopodobieństw łącznych, które można oszacować metodą Monte Carlo (MC), wykonując bardzo dużą liczbę ($> 10^6$) symulacji komputerowych z zastosowaniem modelu testowanego układu w postaci równań algebraicznych. W niniejszej pracy zaproponowano szybką analityczną metodę wyznaczania miar jakości testu bazującą na modelach probabilistycznych pomiaru i odpowiedzi układu testowanego. Przedmiotem analizy jest test układu elektronicznego, polegający na kontroli poziomu modułu napięcia zmiennego za pomocą komparatora. W układzie zdatnym mezurand ma wartość bliską zeru, mieszczącą się w ustalonym przedziale tolerancji. Próg komparatora powinien być ustalony na granicy przedziału tolerancji. W praktyce występuje niepewność progu, która może powodować błędne decyzje diagnostyczne. Ważną rzeczą jest wyznaczenie miar jakości

testu w funkcji napięcia progowego komparatora U_{PK} i parametru jego niepewności.

2. Miary jakości testu

Ze względu na tolerancje wykonania elementów składowych układu elektronicznego, w analizie jakości testu konieczne jest podejście probabilistyczne. Stosowane są następujące pojęcia [1]: Y – uzysk (ang. yield) – prawdopodobieństwo, że wyrób wybrany z całej produkowanej populacji jest zdatny, Y_T – uzysk testu (ang. test yield) – prawdopodobieństwo, że wyrób zostanie zaakceptowany przez test, G_P – prawdopodobieństwo, że wyrób jest zdatny i zostanie zaakceptowany przez test.

Powyższe pojęcia służą do wyprowadzenia miar jakości testu:

a) Y_C – pokrycie uzysku (ang. yield coverage) – prawdopodobieństwo, że zdatny wyrób spełni test

$$Y_C = \frac{G_P}{Y}. \quad (1)$$

b) Y_L – strata uzysku (ang. yield loss) – prawdopodobieństwo, że zdatny wyrób nie spełni testu

$$Y_L = 1 - Y_C. \quad (2)$$

c) D – poziom uszkodzeń (ang. defect level) – prawdopodobieństwo, że wyrób spełni test a jest niezdatny

$$D = 1 - \frac{G_P}{Y_T} = 1 - \frac{Y G_P / Y}{Y_T} = 1 - \frac{Y Y_C}{Y_T}. \quad (3)$$

d) FC – pokrycie uszkodzeń (ang. fault coverage) – prawdopodobieństwo, że wyrób jest niezdatny i zostanie wyeliminowany przez test.

$$FC = 1 - \frac{Y_T - G_P}{1 - Y}. \quad (4)$$

3. Modele probabilistyczne

Opisany we wstępie test jest realizowany metodą bezpośredniego porównania. Celem jest stwierdzenie, czy mezurand należy do dopuszczalnej strefy zdefiniowanej przez warunek progowy $z \leq U_{PK}$. Do analizy procesu testowania zaadaptowano probabilistyczny model procesu pomiarowego przedstawiony przez Rossiego w [2]. W modelu tym wyróżniamy dwa etapy pomiaru: obserwację i restytucję. Obserwacja y jest zakłócona przez niepewność u progu komparacji

$$y = z - u, \quad (5)$$

gdzie: z — mezurand.

Dla scharakteryzowania u można przyjąć normalny rozkład prawdopodobieństwa $p_u(\mu, \sigma)$. Proces obserwacji opisuje funkcja rozkładu prawdopodobieństwa warunkowego

$$p(y|z) = p_u(z - y). \quad (6)$$

Etap restytucji, to transformacja odwrotna matematycznego modelu toru pomiarowego. W modelu probabilistycznym jest to

inwersja funkcji prawdopodobieństwa warunkowego opisującej obserwacje, którą można zrealizować za pomocą twierdzenia Bayesa. Standardowym postępowaniem przy charakteryzowaniu samego procesu pomiarowego jest przyjęcie równomiernego rozkładu prawdopodobieństwa dla z [2]. Stąd

$$p(z|y) = \frac{p(y|z)p(z)}{\int_z p(y|z)p(z)dz} = \frac{p(y|z)}{\int_z p(y|z)dz} = \frac{p_u(z-y)}{\int_z p_u(z-y)dz}. \quad (7)$$

Wartość zmierzona \hat{z} może być zdefiniowana jako

$$\hat{z} = \mu(z|y), \quad (8)$$

gdzie μ jest parametrem pozycyjnym dostosowanym do rozważanej skali przyrządu pomiarowego (μ jest wartością oczekiwaną dla skali interwałowej). Funkcja warunkowego rozkładu prawdopodobieństwa, odpowiednia dla scharakteryzowania procesu testowania (indeks T), ma postać [2]

$$p_T(\hat{z}|z) = \int_y \delta[\hat{z} - E_z(z|y)]p(y|z)dy, \quad (9)$$

$$\text{gdzie: } \delta(x) = \begin{cases} 1 & \text{dla } x = 0 \\ 0 & \text{dla } x \neq 0 \end{cases}$$

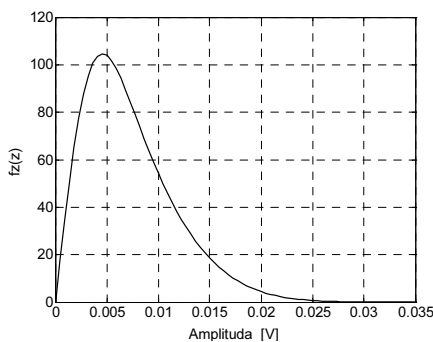
Moduł odpowiedzi układu na pobudzenie sygnałem testującym ma charakter zmiennej losowej, której parametry statystyczne zależą od tolerancji produkcyjnych elementów składowych układu. Autor podał w [3] postać analityczną funkcji rozkładu prawdopodobieństwa modułu napięcia w układzie zdatnym (rys. 1), którą nazwał uogólnionym rozkładem Rayleigha (ze względu na liczbę parametrów funkcji zwiększoną z jednego do trzech)

$$f_z(z) = \frac{z}{\sigma_X \sigma_Y \sqrt{1-r^2}} e^{-\frac{z^2}{2(1-r^2)} a} I_0\left(\frac{z^2}{2(1-r^2)} \sqrt{b^2 + c^2}\right), \quad (10)$$

gdzie:

$$a = \frac{\sigma_X^2 + \sigma_Y^2}{2\sigma_X^2 \sigma_Y^2}, \quad b = \frac{\sigma_X^2 - \sigma_Y^2}{2\sigma_X^2 \sigma_Y^2}, \quad c = \frac{r}{\sigma_X \sigma_Y},$$

σ_X , σ_Y – odchylenia standardowe części rzeczywistej i urojonej napięcia, r – współczynnik korelacji między częścią rzeczywistą i urojoną, I_0 – zmodyfikowana funkcja Bessela zerowego rzędu.



Rys. 1. Rozkład gęstości prawdopodobieństwa modułu napięcia na wyjściu zdatnego układu testowanego

Fig. 1. Probability density function of the output voltage magnitude in a fault-free circuit under test

Ponieważ wartości parametrów dyskretnych elementów elektronicznych nie są wzajemnie skorelowane, to parametry rozkładu (10) obliczono z formuły transmisji momentów [4]

$$\sigma_F = \sqrt{\sum_{i=1}^n \left(\frac{\partial F}{\partial x_i}\right)^2 \sigma^2(x_i)}, \quad (11)$$

gdzie: n – liczba elementów w układzie testowanym, $\sigma^2(x_i)$ – wariancja parametru elementu x_i .

4. Wyznaczanie miar jakości testu

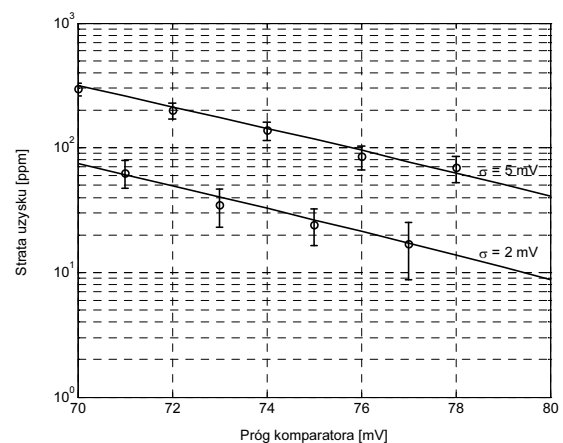
Do analitycznego wyznaczenia miar jakości testu niezbędna jest znajomość łącznego rozkładu prawdopodobieństwa mezurandu i wartości zmierzonej. Synteza rozkładu łącznego wymaga użycia dwu modeli probabilistycznych – modelu procesu testowania (9) i charakterystyki procesu produkcyjnego (indeks P), wyrażonej rozkładem (10) $p_P(z) = f_z(z)$. Ponieważ wymienione rozkłady są statystycznie niezależne, ich iloczyn formuje poszukiwany łączny rozkład prawdopodobieństwa

$$p_{T,P}(z, \hat{z}) = p_T(\hat{z}|z)p_P(z). \quad (12)$$

Miary jakości testu wyznaczamy całkując funkcję rozkładu (12) w odpowiednich obszarach przestrzeni prawdopodobieństwa. Na przykład stratę uzysku spowodowaną niepewnością progu komparacji i tolerancjami elementów obliczamy za pomocą wzoru

$$Y_L = \frac{\int_{\hat{z} > U_{pk}} \int_{z \leq U_{pk}} p_{T,P}(z, \hat{z}) dz d\hat{z}}{\int_{\hat{z} \leq U_{pk}} \int_{z \leq U_{pk}} p_{T,P}(z, \hat{z}) dz d\hat{z}}. \quad (13)$$

Poprawność wyników obliczeń (rys. 2) według wzoru (13) zwerifikowano metodą MC z zastosowaniem miliona losowań. Metodę przyspieszono poprzez zastąpienie procesu wielokrotnej symulacji układu testowanego generatorem liczb pseudolosowych o rozkładzie prawdopodobieństwa zgodnym z rozkładem odpowiedzi układu testowanego. Dla scharakteryzowania niepewności progu komparatora przyjęto rozkład normalny $N(0, \sigma)$, o parametrze $\sigma = 2$ mV i 5 mV.



Rys. 2. Strata uzysku w funkcji napięcia progowego komparatora

Fig. 2. The yield loss with respect to the comparator threshold

W tab. 1 porównano czasy obliczeń straty uzysku klasyczną metodą MC (wykorzystującą do symulacji równania algebraiczne układu testowanego sformułowane metodą Tableau), szybką metodą MC i proponowaną metodą analityczną.

Tab. 1. Porównanie czasów obliczeń straty uzysku
Tab. 1. Comparison of computation times for yield loss

Metoda	Monte Carlo	Szybka Monte Carlo	Analityczna
Czas obliczeń [s]	16200	65	39

5. Podsumowanie

Synteza probabilistycznych modeli procesu pomiaru oraz odpowiedzi testowanego układu na pobudzenie sygnałem testującym daje możliwość szybkiego wyznaczenia miar jakości testu w sposób analityczny. Ponadto możliwa jest generacja liczb pseudolosowych o rozkładzie zgodnym z rozkładem odpowiedzi te-

stowanego układu i wyznaczanie miar jakości testu za pomocą przyspieszonej metody Monte Carlo.

6. Literatura

- [1] Sunter S., Nagi N.: Test Metrics for Analog Parametric Faults. Materiały konferencji VLSI Test Symposium, 1999, Dana Point, CA, USA, s. 226–234.
- [2] Rossi G.B.: A probabilistic model for measurement processes. Measurement 2003, Vol. 34, s. 85–99.
- [3] Toczek W.: Probabilistic evaluation of test architectures for fully differential circuits. Materiały konferencji 16-th IMEKO TC4, 2008, Florencja, Włochy, s. 237–242.
- [4] Spence R., Soin R.S.: Tolerance design of electronic circuits. Imperial College Press, London 2002.

otrzymano / received: 12.10.2009

przyjęto do druku / accepted: 07.12.2010

artykuł recenzowany

INFORMACJE

Studia Podyplomowe

Wydział Elektryczny Politechniki Śląskiej w Gliwicach, Instytut Metrologii, Elektroniki i Automatyki
ogłasza nabór na Dwusemestralne Zaoczne Studia Podyplomowe

Sieci Komputerowe i Systemy Telekomunikacyjne (SKST)

Cel Studiów

Celem studiów jest przekazanie wiedzy teoretycznej i umiejętności praktycznych w zakresie: budowy bezpiecznych i wydajnych sieci komputerowych, konfiguracji i eksploatacji sieci komputerowych ze szczególnym uwzględnieniem sieci korporacyjnych, diagnostyki i pomiarów w sieciach komputerowych.

Zajęcia prowadzone są na Wydziale Elektrycznym Politechniki Śląskiej w Gliwicach, w systemie zaocznym w każdą sobotę lub co drugi weekend (opcja do wyboru), przez dwa semestry. Zajęcia prowadzone są przez nauczycieli akademickich ze stopniem co najmniej doktora oraz przez zaproszonych Gości o uznanym dorobku i autorytecie. Studia obejmują 200 godzin dydaktycznych. Rozpoczęcie Studiów nastąpi po skompletowaniu odpowiedniej liczby kandydatów na dany rodzaj studiów.

Organizator studiów:

Instytut Metrologii, Elektroniki i Automatyki Politechniki Śląskiej, 44-100 Gliwice, ul. Akademicka 10, tel. 032 237 12 41, fax: 032 237 20 34, e-mail: re2@polsl.pl lub agnieszka.skorkowska@polsl.pl, http://imeia.elekt.polsl.pl

Kierownik studiów:

Dr hab. inż. Lesław TOPÓR-KAMIŃSKI, prof. Pol. Śl.

Profil uczestnika studiów

Studia przeznaczone są dla pracowników o różnych specjalnościach z wyższym wykształceniem o kierunku elektrycznym, elektronicznym, telekomunikacyjnym lub pokrewnym, zajmujących się bądź potencjalnie zainteresowanych administracją i eksploatacją komputerowych sieci telekomunikacyjnych.

